



(11)特許出願公開番号

(43)公開日 平成7年(1995)8月11日

### 技術表示箇所

520 H 9471-5G

355 C

[最終頁に続く](#)

## 【特許請求の範囲】

【請求項1】 固定された変倍率に基づいて原画像の解像度を変換する解像度変換処理を行う画像処理装置において、

予め最適化された変換テーブルを記憶しておく手段と、  
入出力画像解像度の最大公約数の整数分の一の解像度で入力画像をブロック化する手段と出力画像をブロック化する手段と、

ブロック化された入力画像からアドレスを生成する手段と、

生成されたアドレス及び変換テーブルに基づいてテーブル検索により出力すべき出力画像ブロック内画素値を出力する手段とを有する事の特徴とする画像処理装置。

【請求項2】 入力画像の種類別に最適化された解像度変換テーブルを記憶しておき、入力画像の特性に応じて、テーブルを切り換える事の特徴とする請求項1の画像処理装置。

【請求項3】 請求項1に記載の画像処理装置において、変換テーブルは入力ブロックパターンと出力ブロックパターンを対応付けるテーブルと出力パターンに対して階調を割当てる2つの異なるテーブルにより構成される事の特徴とする画像処理装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、画像の解像度変換を行う画像処理装置に関し、特に、原画像の解像度を所定の変倍率で変換する解像度変換を行う画像処理装置に関するものである。

【0002】

【従来の技術】 従来より解像度の異なる画像入出力機器間で通信を可能とするために、原画像に対して各種の解像度変換処理が行われている。解像度変換処理としては、SPC(selected pixel coding)法、論理和法、投影法等が広く知られているが、なかでも投影法は、解像度変換前後の画素値(濃度)を面積単位で保存する手法であり、演算が複雑になるという短所はあるものの良好な変換結果が得られる。

【0003】 図1に投影法の概念図を示す。図1において、同図(a)の画像の画素 $A_1, A_2, A_3, A_4$ はそれぞれ $X_1, X_2, X_3, X_4$ の画素値を有している。今、同図(a)の画像を同図(b)の解像度に変換する処理を行う。この時 $B_j$  ( $j=1\sim 25$ )の領域を原画像 $A_i$  ( $i=1\sim 4$ )に投影し(同図(c)参照)、領域内部の平均値を $B_j$  ( $j=1\sim 25$ )の各画素値とする。同図(d)は $B_{15}$ の画素領域を示したものであり、 $B_{15}$ の画素領域内で $X_1, X_2, X_3, X_4$ の値を持つ面積率がそれぞれ、 $R_1, R_2, R_3, R_4$ とすると、

$$\sum (X_k \times R_k) \quad (k=1\sim 4)$$

の演算により $B_{15}$ の画素値が得られる。

【0004】 しかしながら近年では、画像入出力デバイス及び画像処理技術の進歩により、画像入力・出力・処理機器で取り扱われる画像が、例えばディザ法・誤差拡散法等の疑似階調表現された2値画像、DTP(desktop publishing)・イラストツールで作成され特定解像度に対してラスター化された、すなわち、画像出力装置の解像度に合わせてラスター画像に展開されたフォントや線画画像、写真等のピクトリアル原稿のスキャンイン画像、レイトレーシング等により生成されたCG(computer graphics)画像等々種類が増加し、またそれに伴い解像度変換処理に対して求められる品質も高いものになってきている。従って、全ての画像に対して同様の処理を適応するだけでは、高品質の処理結果が期待できない。

【0005】 図2は、投影法の問題点を説明する図であり、ここでは、斜めの線を投影法を用いて2/3の解像度に変換する処理を示している。同図(a)は処理の概略図である。入力画像はラインバッファ21に入り、ここで投影法の演算に必要とされる3ライン分の画素を一時保持する。演算手段22は投影法の演算を行う手段であり、ここで、上述した様な演算が行われる。23は演算手段の出力を一時保持するラインバッファであり、ここから出力解像度の画像を2ラインずつ出力する。同図(b2)は、上記の系にて同図(b1)に示される45度斜め線画像が解像度変換された結果を示す図である。投影法は、面積単位で濃度保存を行う処理であるため、原画像では1ドットであった線(同図(b1)参照)に濃度低下、線太り(同図(b2)参照)が発生してしまう。この様に投影法は文字・線画原稿、特に極細線や低ポイント文字を含む画像に対する解像度変換時に品質の低下をまねいてしまうという問題点があり、とりわけ高解像度から低解像度への変換時にこの影響が顕著になると言える。

【0006】 上記不具合を解決する手段を図3に示す。ここで図3は図2と同様に斜めの線(図3(b1)参照)を投影法を用いて2/3の解像度に変換する処理を示している。図3(a)は処理の概略図である。入力画像はラインバッファ31に入り、ここで投影法の演算に必要とされる3ライン分の画素を一時保持する。演算手段32は投影法の演算を行う手段であり、ここで、投影法の演算が行われる。33は演算手段の出力を一時保持するラインバッファであり、ここから出力解像度の画像を2ラインずつ出力する。34は解像度変換を行った画像に対して、その階調特性を補正する階調特性補正手段であり、例えばルックアップテーブルにより実現される。同様に35は解像度変換を行った画像に対して、その空間特性を補正する空間特性補正手段であり、例えば3×3ウィンドウのフィルタリング処理により実現される。この様に投影法に加えて階調特性補正手段、空間特性補正手段等の画像補正手段を設け、各補正手段における階調

及び空間補正特性を入力原稿に応じて切り換える事により、例えば同図(b2)に示した様な効果が得られ、前述した投影法の問題点が吸収でき、良好な解像度変換処理が実現できる。

【0007】

【発明が解決しようとする課題】しかし、このような構成では、もともと演算が複雑な投影法に加えてさらに補正手段が必要になり、処理の規模が大きくなり過ぎるという欠点がある。

【0008】本発明は、上記従来技術の問題点に鑑みて、小規模で様々な入力原稿に対して適切な解像度変換を行うことができる画像処理装置を提供することを目的とする。

【0009】

【課題を解決するための手段】上記問題点を解決するために、本発明は、固定された変倍率に基づいて原画像の解像度を変換する解像度変換処理を行う画像処理装置において、予め最適化された変換テーブルを記憶しておく手段と、入出力画像解像度の最大公約数の整数分の一の解像度で入力画像をブロック化する手段と出力画像をブロック化する手段と、ブロック化された入力画像からアドレスを生成する手段と、生成されたアドレス及び変換テーブルに基づいてテーブル検索により出力すべき出力画像ブロック内画素値を出力する手段とを有する事を特徴とする。

【0010】

【作用】図4に本発明の概念図を示す。今、前述した様な2/3の解像度への変換を考えると、入力画像(同図(a)参照)の3×3サイズのブロックに出力画像(同図(c)参照)の2×2サイズのブロックが対応する(同図(b)参照)。すなわち、入力画像の3×3=9画素値によって出力画像の2×2=4画素値が決定される。今、入力画像が低階調数、例えば2値画像である場合を考えると、この3×3ブロックは512通りの値しかとり得ない。そこで、投影法で品質が低下してしまう文字/線画画像に対して予め実験的に最適化されたルックアップテーブル等の記憶手段を用いて直接的に画素値を出力する事により、高品質な解像度変換画像を複雑な処理系を導入する事なく実現できる。

【0011】

【実施例】

【第1の実施例】図5(a)に本発明の第1の実施例を示す。

【0012】第1の実施例は、例えば600spi(spot per inch)、1ビット画像を400spi、8ビット画像へ変換するといった様な、ある解像度の2値画像をその2/3の解像度の多値画像へと変換する場合の解像度変換に関して述べるものである。

【0013】図5(a)において、52は投影法の演算処理を行う演算手段であり、51及び53はその演算時

に必要とされるライン分の画素を一時保持するラインバッファである。54は入力されてくる3ライン分の画素を一時蓄えるラインバッファであり、画像を3×3サイズにブロック化しブロック内9画素により9ビット信号を生成する。ここで生成される9ビット信号は、例えば図6(a)に示す様な画素A<sub>1</sub> (i=1~9)では左上A<sub>1</sub>から順に「A<sub>1</sub> A<sub>2</sub> A<sub>3</sub> A<sub>4</sub> A<sub>5</sub> A<sub>6</sub> A<sub>7</sub> A<sub>8</sub> A<sub>9</sub>」で表され、仮にA<sub>1</sub>が図6(b)に示す様な画素値をとっているとすると、「A<sub>1</sub> A<sub>2</sub> A<sub>3</sub> A<sub>4</sub> A<sub>5</sub> A<sub>6</sub> A<sub>7</sub> A<sub>8</sub> A<sub>9</sub>」は「100010001」という値になる。

【0014】記憶手段55は、入力されてくる3×3のブロックの512のパターンに対する最適な2×2ブロックの出力値32ビットが予め求められ記憶されているルックアップテーブルである。ルックアップテーブルは、図5(b)に示すように、9画素1ビットを入力とし、4画素8ビットを出力としており、0から511までの512個のアドレスを有している。ここでの出力値は、文字/線画画像に対して最適化されており、例えば3:2の解像度比率を持つアウトラインフォントやページ記述言語を3:2の解像度比でラスターライズして得られる画像等において、それぞれの3×3ブロックと2×2ブロックの画素値がどのような対応になっているかを統計的に解析する事により求められる。56は記憶手段55の2×2ブロック32ビットの出力値を2ライン分保持するバッファメモリであり、1画素8ビットの信号を2ライン毎に出力する。

【0015】57は図示しない制御部より送られてくる制御信号であり、入力画像が例えば疑似中間調処理された絵柄画像であるか文字/線画画像であるかを表す信号である。

【0016】58はセレクタであり、制御信号57の値により、入力画像が、写真やビジュアル画像等の絵柄画像であれば投影法処理を行った解像度変換画像を出力し、入力画像が文字/線画画像の場合にはルックアップテーブルで出力された解像度変換画像を出力する。

【0017】以上、本発明においては、投影法処理を適応した際に品質の低下が発生する文字/線画画像に対して、予め最適化されたルックアップテーブルで直接的に値を出力する事により簡単な構成で対処できる。

【0018】【第2の実施例】図7に本発明の第2の実施例を示す。

【0019】第2の実施例は、第2の実施例と同様にある解像度の2値画像をその2/3の解像度の多値画像へと変換する場合の解像度変換に関して述べるものである。

【0020】図において、71は入力されてくる3ライン分の画素を一時蓄えるバッファであり、3×3サイズにブロック化しブロック内9画素により9ビット信号を生成する。ここで生成される9ビット信号は、例えば図

5

6 (a) に示す様な画素  $A_1$  ( $1=1\sim 9$ ) では右上  $A_1$  から順に「 $A_1 A_2 A_3 A_4 A_5 A_6 A_7 A_8 A_9$ 」で表され、仮に  $A_1$  が図 6 (b) に示す様な画素値をとっているとすると、「100010001」という値になる。72 はルックアップテーブルであり、入力されてくる 9 ビット信号に対して  $2\times 2$  ブロックの出力値 32 ビットを出力し、73 はルックアップテーブル 72 の  $2\times 2$  ブロック 32 ビットの出力値を 2 ライン分保持するラインバッファであり 1 画素 8 ビットの信号を 2 ライン毎に出力する。

【0021】75 は RAM (ランダムアクセスメモリ) であり、入力されてくる  $3\times 3$  のブロックの 512 のパターンに対する最適な  $2\times 2$  ブロックの出力値 32 ビットのテーブルが予め求められ記憶されている。ここで、最適テーブルは、絵柄等の中間調画像に対して最適化された中間調画像用変換テーブル 75a と、実施例 1 と同様に文字/線画画像に対して最適化された文字/線画画像用変換テーブル 75b の 2 通りが用意される。ただし、中間調画像に対しては一般に投影法が良好な変換を与えるので、ここでのテーブルは 512 通りのパターンに対する投影法の演算結果を使用しても差し支えない。

【0022】76 は図示しない制御部より送られてくる制御信号であり、入力画像が例えば疑似中間調処理された絵柄画像であるか文字/線画画像であるかを表す信号である。

【0023】制御信号 76 の値により、入力画像が絵柄画像であれば中間調画像に対して最適化されたテーブルが RAM 75 よりルックアップテーブル 72 にロードされ、入力画像が文字/線画画像の場合には文字/線画画像に対して最適化されたテーブルが RAM 75 よりルックアップテーブル 72 にロードされる。

【0024】以上、本発明においては、中間調画像に対して最適化されたテーブルを用意し、解像度変換処理を全てルックアップテーブルで行うことにより、複雑な投影法処理の構成を省略する事が可能となる。

【0025】〔第 3 の実施例〕図 8 に本発明の第 3 の実施例を示す。

【0026】第 3 の実施例は、第 1 及び第 2 の実施例と同様に、ある解像度の 2 値画像をその  $2/3$  の解像度の多値画像へと変換する場合の解像度変換に関して述べるものである。

【0027】図 9 に第 3 の実施例の概念図を示す。入力画像のパターンを入力側  $3\times 3$  ブロックではなく、出力側  $2\times 2$  ブロック内の画素に注目すると、 $3\times 3$  ブロックが 512 通りのパターンをとり得ても、変換後の 1 画素は、図 9 に示すように 16 パターン、面積的には 10 通りしか存在しない事がわかる。そこで、第 1 及び第 2 の実施例のルックアップテーブル (図 5 (b) 参照) を、入力される  $3\times 3$  ブロックから  $2\times 2$  ブロックのパターン (4 画素  $\times$  16 パターン = 16 ビット) を出力す

6

るパターンテーブル 82 と、各画素のパターンと多値画像における階調を対応させる階調テーブル 84 に分離する事により、ルックアップテーブルの規模を縮小する事ができる (図 8 (b))。図 8 において、81 は入力されてくる 3 ライン分の画素を一時蓄え、 $3\times 3$  サイズにブロック化しブロック内 9 画素により 9 ビット信号を生成する。ここで生成される 9 ビット信号は例えば図 6 の 6 (a) に示す様な画素  $A_1$  ( $1=1\sim 9$ ) では右上  $A_1$  から順に「 $A_1 A_2 A_3 A_4 A_5 A_6 A_7 A_8 A_9$ 」

10 で表され、仮に  $A_1$  が図 6 (b) に示す様な画素値をとっているとすると、「100010001」という値になる。82 は、前述のパターンテーブルを記憶するルックアップテーブルであり、入力されてくる 9 ビット信号に対して  $2\times 2$  ブロックの出力値 16 ビットを出力する。83 はパターンテーブル 82 の  $2\times 2$  ブロック 16 ビットの出力値を 2 ライン分保持し 1 画素 4 ビットの信号を 2 ライン毎に出力する。84 は前述の階調テーブルを記憶するルックアップテーブルであり、入力されてくる 1 画素 4 ビットの信号を 8 ビットの階調に対応付けるものである。85 は RAM であり、パターンテーブルと階調テーブルの値がそれぞれ予め最適化され記憶されている。ここで、最適テーブルは、実施例 2 と同様に絵柄等の中間調画像に対して最適化されたものと文字/線画画像に対して最適化されたものの 2 通りが用意される。

【0028】86 は図示しない制御部より送られてくる制御信号であり、入力画像が例えば疑似中間調処理された絵柄画像であるか文字/線画画像であるかを表す信号である。

30 【0029】制御信号 86 の値により、入力画像が絵柄画像であれば中間調画像に対して最適化されたパターンテーブル及び階調テーブルがそれぞれ RAM 85 よりルックアップテーブル 82、84 にロードされ、入力画像が文字/線画画像の場合には文字/線画画像に対して最適化されたパターンテーブル及び階調テーブルがそれぞれ RAM 85 よりルックアップテーブル 82、84 にロードされる。

【0030】以上、本発明においては、実施例 2 と同様に解像度変換処理を全てルックアップテーブルで行い、尚かつルックアップテーブルをパターンテーブルと階調テーブルの 2 つに分割する事によりルックアップテーブルの規模を小さくする事ができ、また入力画像に対する所謂パターンマッチング処理と階調補正処理が完全に分離することができる。

【0031】なお、本明細書では、解像度比が  $3:2$  の 2 値画像から多値画像への変換を示したが、他の解像度比及び階調数の画像間の変換においても、同様の構成で良好な固定変換処理が可能である事はいうまでもない。

【0032】

【発明の効果】以上、述べたように、本発明では入出力画像をそれぞれの解像度の最大公約数の整数分の一の解

像でブロック化し、入力ブロック内画素値から直接的に予め最適化された出力ブロック内画素を出力するため、原画像に適した高品質の解像度変換画像が得られる。

【図面の簡単な説明】

【図1】 投影法の概念を説明する図である。

【図2】 投影法の問題点を説明する図である。

【図3】 投影法の問題点を解決する手段を説明する図である。

【図4】 本発明の概念を説明する図である。

【図5】 本発明の第1の実施例を示す図である。

【図6】 ブロック内画素を説明する図である。

【図7】 本発明の第2の実施例を示す図である。

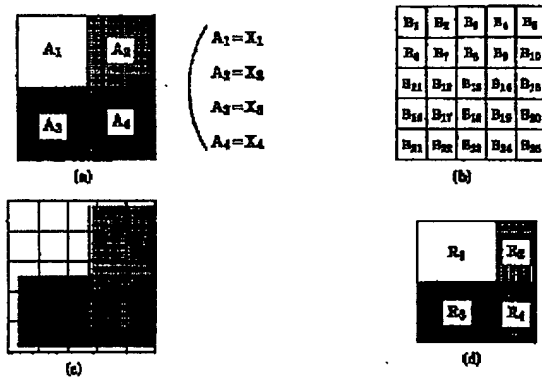
【図8】 本発明の第3の実施例を示す図である。

【図9】 第3の実施例の概念を説明する図である。

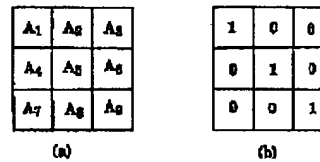
【符号の説明】

5 1, 5 3, 5 4, 5 6…ラインバッファ、5 2…投影法演算手段、5 5…記憶手段、5 7…制御信号

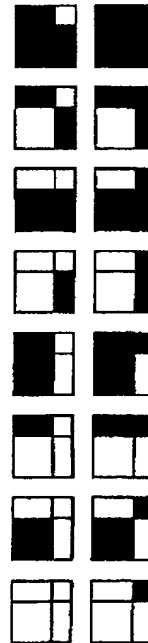
【図1】



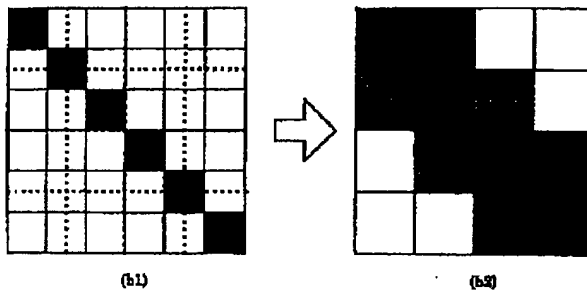
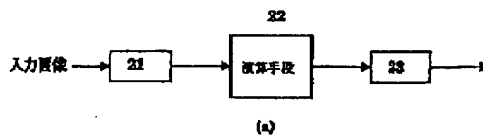
【図6】



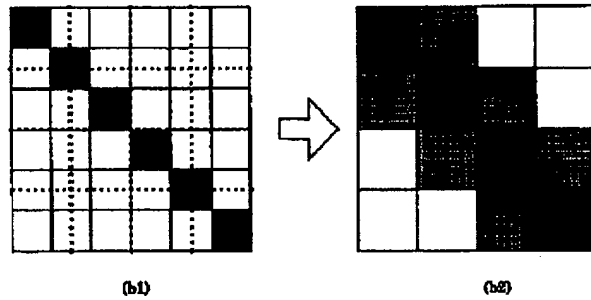
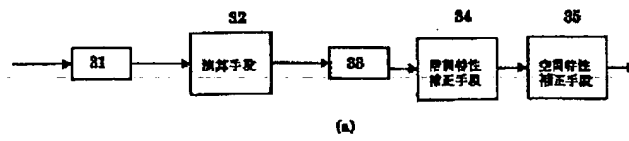
【図9】



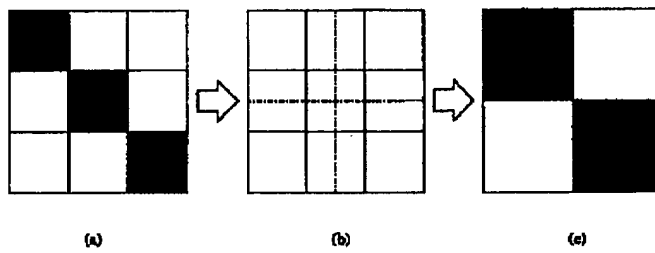
【図2】



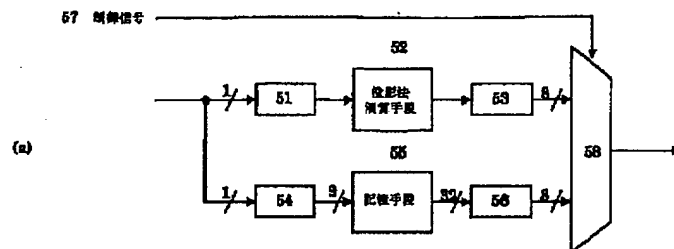
【図3】



【図4】



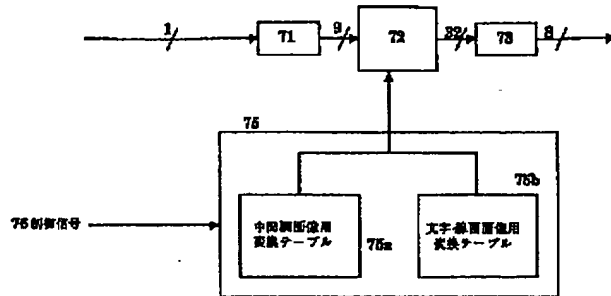
【図5】



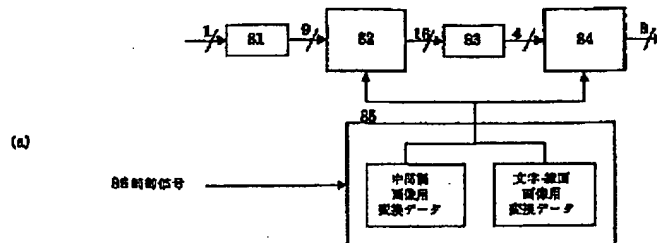
(b)

アドレス	入力 (1ビット×9要素)									→	出力 (8ビット×4要素)			
	1	2	3	4	5	6	7	8	9		1	2	3	4
0	0	0	0	0	0	0	0	0	0	→	0	0	0	0
1	0	0	0	0	0	0	0	0	1	→	---	---	---	---
2	0	0	0	0	0	0	0	1	0	→	---	---	---	---
3	0	0	0	0	0	0	0	1	1	→	---	---	---	---
...										→	---	---	---	---
511	1	1	1	1	1	1	1	1	1	→	255	255	255	255

【図7】



【図8】



(b)

<パターンテーブル>										<置換テーブル>			
アドレス	入力 (1ビット×8ビット)								→	出力 (4ビット×4ビット)			
	1	2	3	4	5	6	7	8		1	2	3	4
0	0	0	0	0	0	0	0	0	→	0	0	0	0
1	0	0	0	0	0	0	0	1	→	...	...	...	...
2	0	0	0	0	0	0	1	0	→	...	...	...	...
...	...	...	...	...	...	...	...	...	→	...	...	...	...
15	1	1	1	1	1	1	1	1	→	15	15	15	15

アドレス	入力 4 ビット	→	出力 8ビット
0	0000	→	0
1	0001	→	...
2	0010	→	...
...	...	→	...
15	1111	→	255

フロントページの続き

(72)発明者 日比 吉晴

神奈川県海老名市本郷2274番地富士ゼロ  
ックス株式会社内